

ARISTA

HPCとAI/MLネットワークキングのための Ethernet最新技術動向

Arista Networks Japan 合同会社

兵頭弘一

アリスタネットワークス会社概要



Granite Systems
High speed network switches



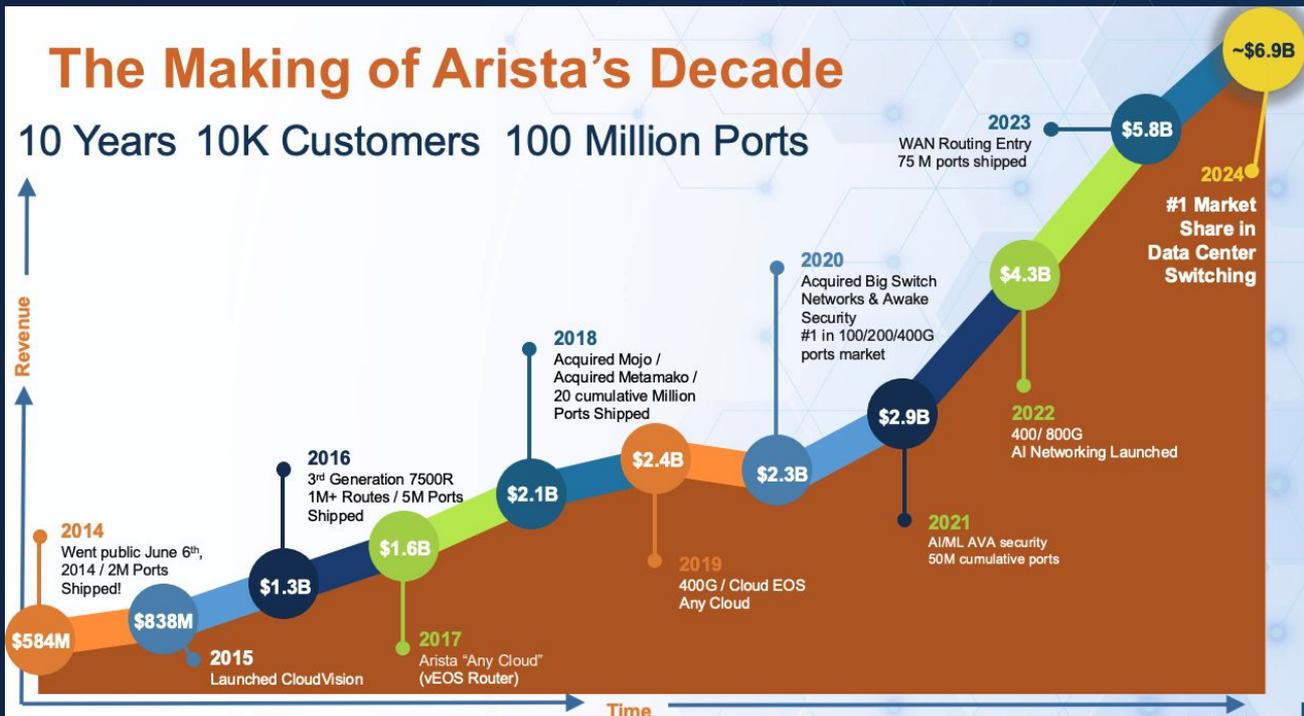
Andy
Bechtolsheim

Jayshree
Ullal

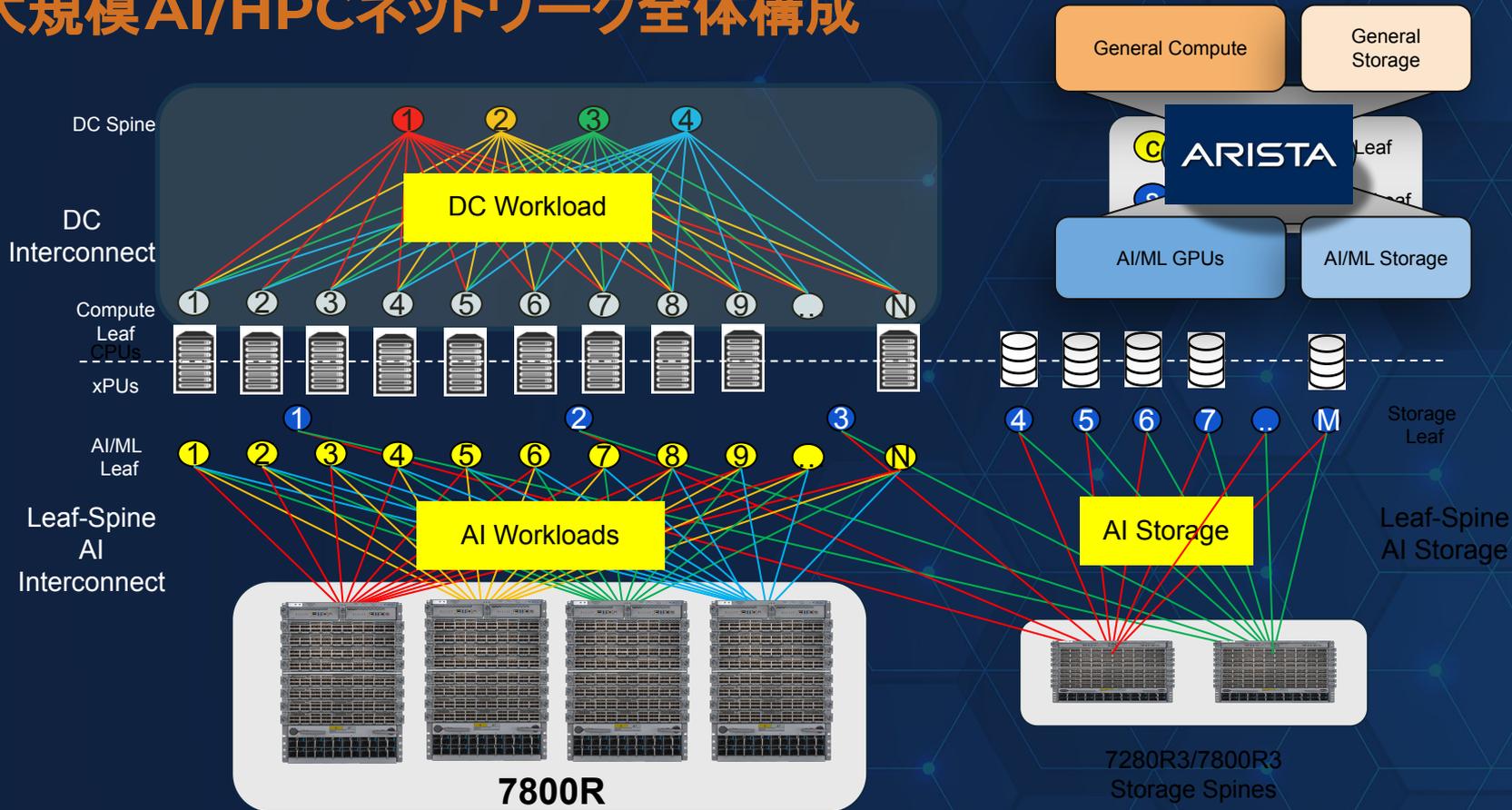


”品質”はアリスタで最も重要な属性
Ken Duda, Arista CTO/SVP
=> カルチャ、アーキテクチャ、テスト

	LTM Revenue	YoY Growth	LTM operating margin	時価総額 (2025/1/20)
Arista	\$6.3B	28.3%	47.1%	\$1359億

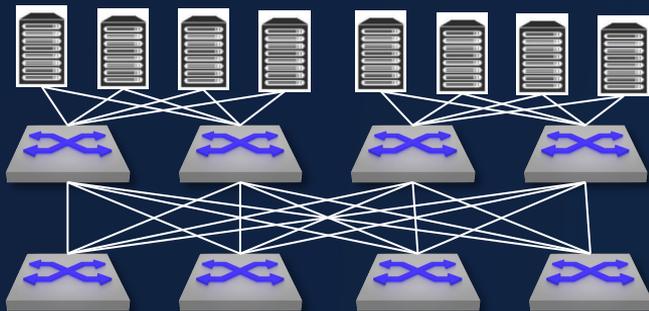


大規模AI/HPCネットワーク全体構成



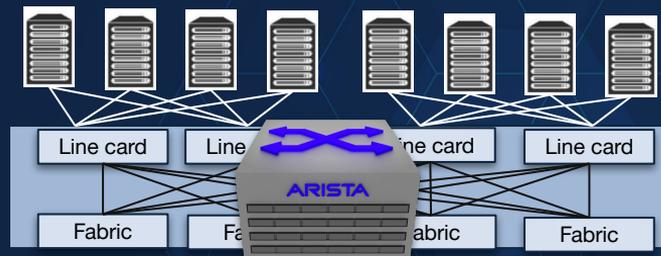
Ethernetによるノンブロッキング・ファブリック

AI/ML HPC Leaf/Spine



- オーバーサブスライブは 1:1以上のFat Tree
 - ダウンリンクの総量以上のアップリンクが必要
 - ECMPの分散度合いとリンク障害を考慮すると 1:1.2以上を推奨
- 適宜、ECMPやQueueなど各種チューニング
- スイッチ間リンクのトランシーバの費用
 - Ethernetの優位性

AI/ML HPC Spine



- 設計は非常にシンプル
- ファブリックは N+1で設計
- ノードまでの距離に応じたケーブリング設計の考慮が必要

Ethernetの優位性

- 蓄積された構築、運用ノウハウ
- マルチテナンシー (VLAN、VXLAN)
- 優れた可視化とテレメトリ

Arista Etherlink AI/HPC ポートフォリオ

シングル構成



ボックス & シャーシ

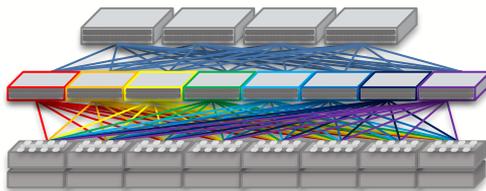
51.2T ➡ 460.8T

64-576 x 800G ノード

128-1152 x 400G ノード

低コスト、低消費電力、低複雑

リーフ・スパイン



2層、3層

リーフ・スパインや平面

数ペタbpsバイセクション帯域

DLB、PFC、ECN、

数万ノード

分散 Etherlink スイッチ



シングルホップ インターコネクト

完全スケジュールド・ロスレス

効率性100%、セル・スプレイ

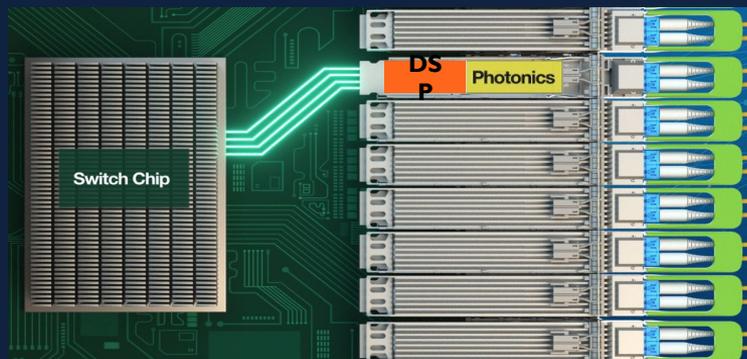
数ペタbpsバイセクション帯域

数万ノード

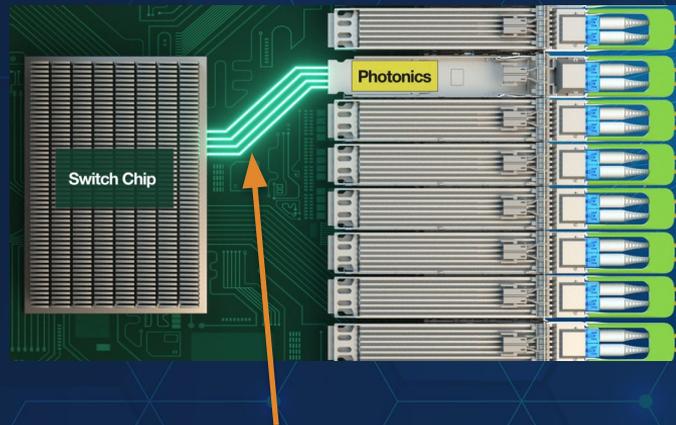
アクセラレータや NIC に依存しない、オープン標準、スマート AI 機能

Linear Pluggable Optics (LPO)

従来のプラグブル光モジュール



LPOモジュール



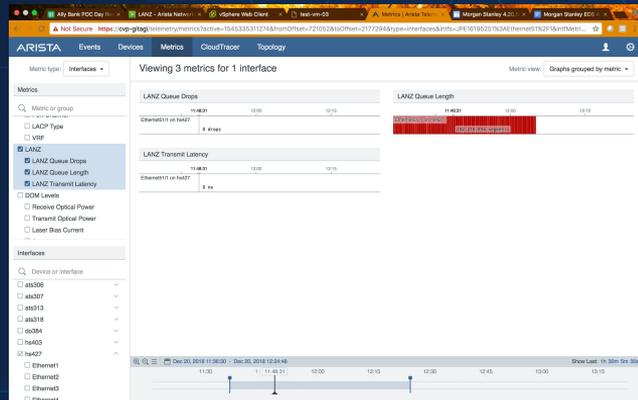
LPOによる節電効果

Temp	DSP	LPO	節電 (W)	節電 (W) / Port	節電(%)
25C	1797 W	1086 W	711 W	11W	39.6 %
40C	2121 W	1172 W	949 W	14W	44.7 %

- 最新シリコンの100GSerDesはDSPベース
- 最大4mのパッシブ・銅ケーブルをサポート
- 光モジュールにDSPを搭載することなく、優れた光リンク性能を実現
- **電力、コスト、レイテンシーを低減し、高い信頼性を実現**

可視化とテレメトリに優れた Ethernet

- **Latency Analyzer (LANZ)**
 - バッファの詳細な使用状況
 - ミリ秒、マイクロ秒での可視化
 - ECN/PFCチューニングの補助



- **ストリーミング・テレメトリ**
 - CloudVision でLANZデータを時系列で表示

- **充実したカウンタ**
 - ECN及びPFCカウンタ

```
Leaf3-7050X3# show priority-flow-control counters | nz
Port                RxPfc              TxPfc
Et49/1              0                  37706
Et50/1              0                  46060
Et51/1              317226            0
Et52/1              325121            0
Et53/1              316348            0
Et54/1              321240            0
```

Open AI/HPC Networkingに向けて

- Ultra Ethernet Consortium (UEC)を設立
 - オープン、相互接続、高性能
 - AIのニーズに合わせEthernetを拡張

<https://ultraethernet.org/>

- 鍵となる拡張
 - パケットスプレイ
 - オーダリングの柔軟性
 - 輻輳制御

- 800G/1.6T/3.2T以降の半導体技術を見据え、迅速な実装を実現



ARISTA

ご清聴ありがとうございました

www.arista.com/jp

アリスタネットワークス展示ブースにも
ぜひお立ち寄りください